

SEMINARIO XILINX
LÓGICA PROGRAMABLE DE BAJO COSTE
FPGAs Spartan-3 y CPLDs CoolRunner-2
Entorno de desarrollo ISE 6.1i

AGENDA

- 9.30 Bienvenida
- 9.35 Spartan-3
 - Introducción
 - Arquitectura
 - Tecnología
 - Configuración
 - Software
 - DSP / Soluciones de diseño XtremeDSP
 - Microprocesadores empotrados: MicroBlaze
 - Conectividad: PCI; SPI4.2
 - Soporte al Diseñador
 - 3rd Parties
- 11.00 Descanso
- 11.15 Demostración del Software de Diseño ISE 6.1i
- 12.00 Introducción al diseño con FPGAs para bajo consumo (Gustavo Sutter, EPS - UAM)
- 12.45 Diseño con el microprocesador empotrado MicroBlaze (Estanislao Aguayo, EPS - UAM)
- 13.30 Descanso
- 15.00 CPLDs CoolRunner-2
 - Tecnología y Arquitectura
 - Software
 - Solución de Bajo Coste
- 16.30 Uso de CPLDs para Protección de Diseños
- 17.15 Preguntas y comentarios generales
- 17.30 Despedida

El seminario tendrá lugar en la Escuela de Politécnica Superior (edificio Facultad de Informática), Campus de Cantoblanco de la Universidad Autónoma de Madrid, Ctra. de Colmenar, Km 15, 28049 Madrid, el próximo día 3 de diciembre de 2003.

