



Iniciativa Euroform  
Polo Español

# Diseño de Sistemas Electrónicos Ciclo 2004 de Seminarios

Proyecto 07T/0052/2003, financiado por la Conserjería  
de Educación de la Comunidad Autónoma de Madrid



Escuela Politécnica Superior  
Universidad Autónoma de Madrid



Escuela Politécnica  
Superior

Universidad Autónoma  
de Madrid

Ctra. de Colmenar Km.15  
28049 Madrid

Tel: 91 497 2261  
91 497 2268  
606 36 16 11  
609 69 16 07  
660 313262

Fax: 91 497 2235

Correo: [eduardo.boemo@uam.es](mailto:eduardo.boemo@uam.es)

<http://www.ii.uam.es/~euroform>

**Miércoles 12 de Mayo**

10:00 - 11:30 Tcl / Tk para Herramientas EDA

12:00 - 13:30 JTAG

**Viernes 21 de Mayo**

10:00 - 11:30 Diseño de Bajo Consumo en FPGAs

12:00 - 13:30 Análisis Térmico de Sistemas Basados en FPGAs

**Viernes 28 de Mayo**

10:00 - 11:30 MicroBlaze: Introducción y Herramientas

12:00 - 13:30  $\mu$ CLinux en FPGAs

Seminarios gratuitos - Aforo limitado, se requiere inscripción previa



Iniciativa Euroform  
Polo Español

# Diseño de Sistemas Electrónicos - Ciclo 2004 de Seminarios

Proyecto 07T/0052/2003, financiado por la  
Conserjería de Educación de la Comunidad Autónoma de Madrid

## Temario (Parte I: Mayo 2004)

*Miércoles 12 de Mayo de 2004.*

### **Tcl/Tk para Herramientas EDA. Elías Todorovich, Escuela Politécnica Superior, Univ. Autónoma de Madrid**

Se presenta el lenguaje estándar Tcl/Tk, de gran utilidad para automatizar la interacción con herramientas de diseño electrónico (EDA Tools). Se presentan los principales conceptos, con la ayuda de ejemplos sencillos. Posteriormente, se describen dos aplicaciones que muestran la potencia de este lenguaje: la automatización de una técnica de estimación de consumo de potencia y la forma de realizar una simulación de una tarjeta gráfica sencilla.

### **JTAG. Luis Entrena Arrontes, Escuela Politécnica Superior, Universidad Carlos III de Madrid**

En este seminario se describen las principales características de la tecnología JTAG para verificación *in-circuit* de sistemas electrónicos. En 1985, varias compañías de semiconductores formaron el *Joint Test Action Group* (JTAG). Su objetivo era resolver el problema de verificación de PCBs, debido a la creciente densidad de los encapsulados de los circuitos integrados. Su solución se estandarizó bajo la norma *IEEE Std 1149.1-1990 Test Access Port and Boundary-Scan Architecture*.

*Viernes 21 de Mayo de 2004.*

### **Diseño de Bajo Consumo en FPGAs, Gustavo Sutter, Esc. Politécnica Superior, Univ. Autónoma de Madrid.**

Se explican brevemente las causas del consumo y las principales técnicas para su reducción en dispositivos programables. Se presentan una serie de casos de estudio en Spartan y Virtex, medidas experimentales y consejos a nivel de usuario.

### **Análisis Térmico de Sistemas Basados en FPGAs, Eduardo Boemo y Sergio López-Buedo, Escuela Politécnica Superior, Universidad Autónoma de Madrid.**

En este seminario se desarrollan algunas técnicas de verificación térmica aplicables a circuitos reconfigurables tipo FPGAs. Se presentarán métodos de medida basados en diodos (embebidos y de enclavamiento) y osciladores en anillo. La técnica propuesta, compatible con reconfiguración dinámica, permite la detección de puntos calientes o la realización de mapas térmicos de FPGAs.

*Viernes 21 de Mayo de 2004.*

### **Microblaze y $\mu$ CLinux. Estanislao Aguayo e Iván González Martínez, E.P.S., Universidad Autónoma de Madrid.**

En este seminario se muestran las posibilidades que ofrece MicroBlaze, el procesador de 32 bits desarrollado por Xilinx para su familia de FPGAs. Se presentan algunos casos de utilización, el desarrollo de periféricos para este procesador y la herramienta de diseño EDK. Como ejemplo se realizará un ciclo completo de diseño de un sistema completo, cubriendo todos los aspectos hardware/software. Por último, se muestra la integración de un sistema operativo complejo como  $\mu$ CLinux en MicroBlaze.

## Inscripción Seminarios Diseño Electrónico

Envíela por fax al +34 91 497 22 35

Nombre y Apellido: \_\_\_\_\_

Empresa: \_\_\_\_\_

Teléfono de contacto: \_\_\_\_\_

e-mail: \_\_\_\_\_

Fax: \_\_\_\_\_

Webpage: \_\_\_\_\_

**Indique su reserva de plaza:**

Miércoles 12 de Mayo de 2004: Tcl/Tk para herramientas EDA y JTAG.

Viernes 21 de Mayo de 2004: Diseño de Bajo Consumo en FPGAs y Análisis Térmico de Sistemas Basados en FPGAs.

Viernes 28 de Mayo de 2004: MicroBlaze: Introducción y Herramientas  $\mu$ CLinux en FPGAs.